基于 RMAP 机制的 SpaceWire 星载高速总线设计与实现

闫梦婷[1,2]，安军社[1]，龚泉铭[1,2]
(1.中国科学院 空间科学与应用研究中心，北京 100190；2.中国科学院大学，北京 100190)

摘 要： 基于 RMAP 协议对 SpaceWire 高速总线进行了架构设计与实现。首先给出了 SpaceWire 高速总线的整体设计；其次对 SpaceWire 编解码器中的 DS 编码进行了优化；然后根据 RMAP 协议的基础要求，设计了 RMAP SpaceWire 总线的工作流程与实现方法；最后通过仿真平台对该设计进行仿真测试。仿真测试表明：设计实现了 RMAP SpaceWire 高速总线的基础功能，数据链路传输速度可以达到 79.84 Mb/s。

关键词： SpaceWire；RMAP；DS 编解码；高速总线
中图分类号： TN95 **文献标识码：** A **DOI：** 10.16157/j.issn.0258-7998.2016.01.028

中文引用格式： 闫梦婷，安军社，龚泉铭. 基于 RMAP 机制的 SpaceWire 星载高速总线设计与实现[J].电子技术应用，2016，42(1)：108-110，114.
英文引用格式： Yan Mengting，An Junshe，Gong Quanming. Design and implement of SpaceWire on-board high speed bus based on RMAP protocol[J].Application of Electronic Technique，2016，42(1)：108-110，114.

Design and implement of SpaceWire on-board high speed bus based on RMAP protocol

Yan Mengting[1,2]，An Junshe[1]，Gong Quanming[1,2]
(1.Center for Space Science and Applied Research，Chinese Academy of Science，Beijing 100190，China；
2.University of Chinese Academy Sciences，Beijing 100190，China)

Abstract： The structure of SpaceWire high speed bus is designed and realized base on RMAP protocol. The basic design of SpaceWire high speed bus is given first. Method is given for the realization of the functions of encoder and decoder. The working process and realization of RMAP SpaceWire bus is designed according to basic requirements of RMAP protocol. In the final part, the design is tested on a simulation platform. The result shows that our design realize the basic functions of RMAP SpaceWire high speed bus. The transmission speed of the data link can reach 79.84 Mb/s.

Key words： SpaceWire；RMAP；DS(Data-Strobe) encode and decode；high speed bus

0 引言

SpaceWire 高速总线标准是 ESA（European Space Agency）于 2003 年正式通过的一种总线标准。ESA 基于 IEEE 1355-1995 和 IEEE 1596.3(LVDS)两个商用总线标准，并且根据航天应用的特点，在可靠性、功耗等方面进行了改进，实现了一种串行、高速、点对点、全双工的专用于空间高速数据传输的总线标准。该标准提供了一种统一用来连接传感器、数据处理单元、大容量存储器的基础架构，具有很好的 EMC 特性，并且在错误检测、异常处理、故障保护和故障恢复及时间确定性方面也做了相应加强。使得 SpaceWire 能够满足新一代航天器电子系统对总线结构的性能要求，具有独特优势。

SpaceWire 由节点、链路和路由 3 部分组成，在基础协议簇中对这 3 个重要单元进行了定义和功能设计，目前已有成熟的 IP 核、软件支持和测试设备等研究成果，使得 SpaceWire 应用于多个空间任务中。SpaceWire 能够在物理层和数据链接层满足空间航天器中标准化的高速率网络交互需求，SpaceWire 工作组目前致力于高层协议的研究，拟定首个 SpaceWire 高层协议，即 RMAP (Remote Memory Access Protocol)。

国际上拥有 SpaceWire 协议 IP 核产品的公司与科研机构主要包括 STAR-dundee 和 ESA 等，相关产品主要包括 Codec 和 Router IP 核，不同型号 FPGA 的实现性能则差异明显，GRSPW2 IP 核集成的 Codec 模块在 Xilinx 基于 SRAM 的 Virtex2 系列 FPGA 中实现的收发数据率可达 200 Mb/s，但在 Actel 公司的反熔丝 RTAX 系列 FPGA 实现性能仅为 100 Mb/s[1]。目前基于 flash 技术 FPGA 可实现的性能为 180 Mb/s，该性能指标为 ESA 的 Codec IP 核在速度等级为-2 的 ProASIC3 系列 FPGA 中的实现结果[2]。

目前我国已对 SpaceWire 开展研究并取得一定成果。文献[3]完成了 SpaceWire 链路接口 IP 核和 SpaceWire 与

PCI 总线之间的接口卡设计，SpaceWire 链路接口工作速度可达 100 Mb/s。文献[4-5]对 SpaceWire 在运载火箭中的应用以及实时分布式中断系统设计进行了研究。文献[6]主要对 SpaceWire CODEC IP 核进行了设计，链路速度可达 80 Mb/s。本文在 SpaceWire 节点、链路和路由 3 个重要单元的基础上，设计了基于 RMAP 的 SpaceWire 路由工作机制。为 SpaceWire 总线中各节点间的功能提供了标准化工作机制。

1 SpaceWire 总线整体架构设计

SpaceWire 总线网络由节点、链路和路由器三种基本单元组成。SpaceWire 节点是指传输包的流出设备或者流向设备，一般是处理器、存储单元、传感器或连接在 SpaceWire 网络上的其它单元。SpaceWire 链路是指传送数据包的传输路径，连接在各个节点之间，数据包通过链路进行传输通信。SpaceWire 路由则实现了节点通过链路进行数据交换机制。本设计中基于 RMAP 高层协议的 SpaceWire 总线整体架构如图 1 所示。

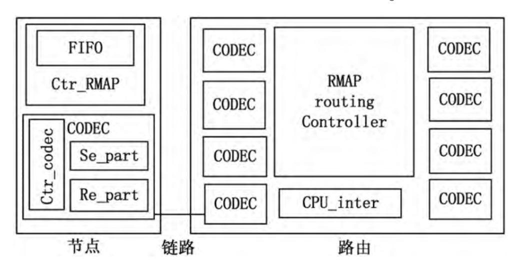


图 1　SpaceWire 总线平台示意图

图中节点(Note)、链路(Link)和路由器(Router)是构成 SpaceWire 总线的基本单元。节点用于连接外接设备和总线，节点模块包括 RMAP 外设控制模块(Ctr_RMAP)和编解码器模块(CODEC)。外接设备数据接口连接到节点中 RMAP 外设控制模块里的 FIFO(First-In-First-Out)中，数据经过 RMAP 外设控制模块处理为符合 RMAP 传输要求的数据包后，通过编解码器进行编码，链路传输至 SpaceWire 总线路由器。图 1 中内部包含 8 个编解码器，编解码器接收到数据包后，通过接收模块(Re_part)进行译码，然后通过 RMAP 路由器进行路由，送至目的地址，通过目的地址接口的编解码器进行编码，输出总线路由器。编解码器同时在节点和路由器中调用，主要包括接收模块、发送模块以及控制模块。接收模块实现接收数据包及译码功能，发送模块实现发送数据包及编码功能。控制模块则实现了编解码器执行收发数据包功能的状态机。

2 SpaceWire 编解码器优化设计

SpaceWire 基础协议定义了信号层、字符层和交换层，这几个低层协议定义的功能由编解码器实现。SpaceWire 总线的信号层定义了 SpaceWire 总线中传输信号的电压水平、噪声幅度和编码方式。指定采用低压差分信号(LVDS)作为信令技术，这是由于 LVDS 是一种高速数据传输、省电、抑制噪声、成本低以及可以采用较高集成度的技术，能够满足供电电流低、功率低的要求，有助于降低系统成本。

2.1 DS 解码电路的优化设计

SpaceWire 总线的信号编码采用 DS (Data-Strobe)编码。DS 编码如式(1)和式(2)定义：

发送端的逻辑公式为：$S=D\oplus CLK$　(1)

接收端的逻辑公式为：$CLK=D\oplus S$　(2)

根据上述公式，搭建门电路时若用简单的组合逻辑实现异或，容易产生竞争冒险，导致接收到的数据异常。为了对该现象进行改进，探讨 DS 信号变化的内在规律。从图 2 中左图可见，DS 信号的每次转换有且只变换其中的 1 位信号，通过 2 次变换后 DS 数据都将发生翻转。

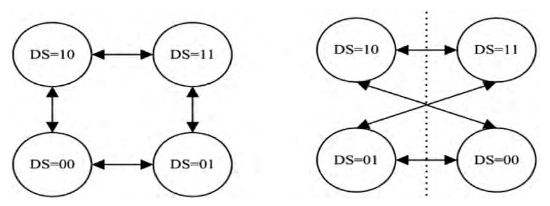


图 2　DS 信号转移图

从 DS 编码规律可知，有且只有当时钟信号为上升沿时，D 和 S 信号发生从同相至反相的跳变；同理，有且只有当时钟信号为下降沿时，D 和 S 信号发生从反相至同相的跳变。根据上述分析结论设计的 DS 数据时钟恢复电路如图 3 所示。图 3 电路是由异或门、锁存器以及触发器构成。当时钟信号为上升沿时，同相状态的 data 数据将保持不变，如图 3 中上方电路；当时钟信号为下降沿时，反相状态的 data 数据将保持不变，如图 3 中下方电路。

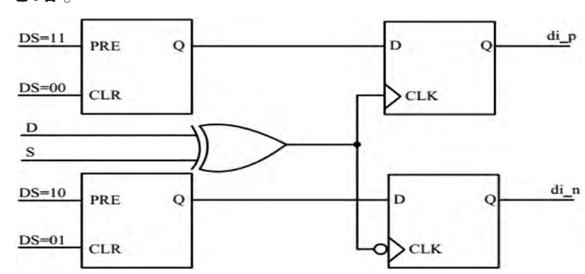


图 3　优化后的 DS 解码电路

2.2 SpaceWire 的数据字符与控制字符

SpaceWire 总线标准的字符层定义了数据字符、控制字符和控制码、奇偶校验以及时间码等内容，此外为了更好地支持路由和网络协议，还提供了 Time-Code 来支持在网络层传播系统时间。字符层定义有数据字符和控制字符。数据字符包含 8 位有效数据位，一位奇偶校验位、一位为 0 的标志位。控制字符有 4 个，分别是 FCT、EOP、EEP 和 ESC，编码由 4 个位构成，包含一位奇偶校验位，一位为 1 的标志位和两位控制数据。协议中还有两个重要的控制码 NULL 和 Time-Code，其中 NULL 是由控制字符 ESC 加上 FCT 组成的。当链接不传送数据或控制字符时，SpaceWire 端口通过传送 NULL 字符维持链

路连接。

3 SpaceWire 路由器设计

本设计中的 8 口基于 RMAP 的 SpaceWire 路由器如图 4 所示，8 个编解码器用于接收和发送数据包，与上述介绍的编解码器模块一致。

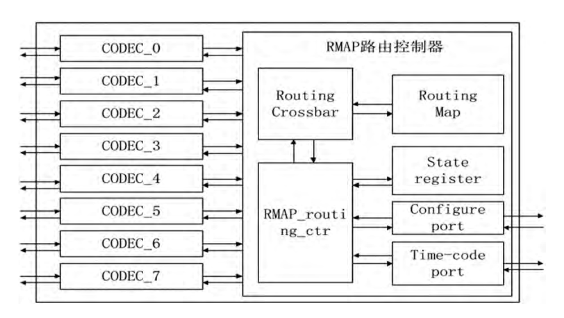


图 4　基于 RMAP 的 SpaceWire 路由器框图

基于 RMAP 的 SpaceWire 路由器中核心模块为 RMAP 路由控制器，路由矩阵实现了各个接口之间的链路搭建。RMAP 路由管理器实现功能控制和工作协调，路由表用于地址索引，Time-Code 管理模块用于 Time-Code 码的广播，减少时间误差。配置端口模块用于实现对路由表配置等工作。SpaceWire 的路由地址表用于配合逻辑地址的索引，使用路径地址来表示目的地址时，目的地址由一系列路由器的输出端口标识符组成，通过这一系列路由标识符来决定包在网络中的传播路径，将包从发送端传输到目的地址。

RMAP 协议提供了一个标准化的方案，使得一个 SpaceWire 节点能够对另一个 SpaceWire 节点进行读写操作、传输数据。协议中包含 3 种操作，即写操作、读操作以及读改写操作。

写操作包括非数据校验非应答写、非数据校验应答写、数据校验非应答写、数据校验应答写 4 种不同的写操作。数据校验类写操作为了实现对数据的检查校验，需要在写操作之前在目的节点将数据缓存。但由于存储单元数量有限，无法满足大量的缓存需求，因此此类写操作应该用于相对短的数据。非数据校验可用于数据量较长的写操作，目的节点接到写操作指令后立即执行写数据的动作，无需缓存数据进行校验。

读操作机制提供了一个策略给源节点，源节点根据该策略去读取目的节点存储区域内的一个或者多个字节的数据。读取的数据将被封装在一个数据包中返回到源节点。当它到达源节点时，源节点用户将从数据包中得到所读取的数据。

读改写指令读取一个寄存器或者存储器的数据，返回它的值，并对寄存器写入一个新的值，新的值被确定在指令中。RMAP 读修改写操作的发起方能够将网络中其它节点指定存储区域的数据读出，并进行修改后重新写入该存储区。1 次最大可实现 4 B 数据的读改写。

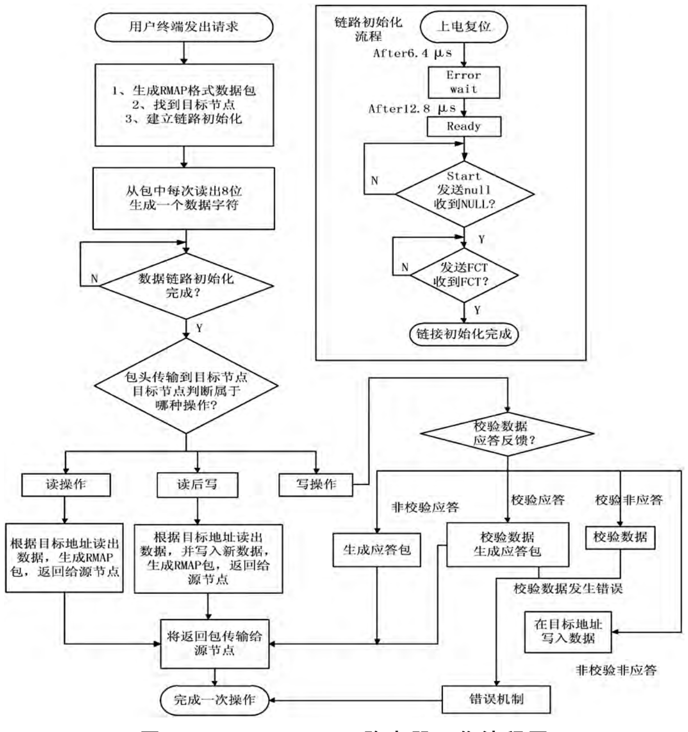


图 5　RMAP SpaceWire 路由器工作流程图

4 仿真与总结

在 Modelsim6.2g 下，通过 Xilinx Virtex-4 FPGA 开发平台上搭建仿真平台，对 SpaceWire 总线进行仿真测试，波形如图 6 所示。图中显示优化后的 DS 编码波形图，D

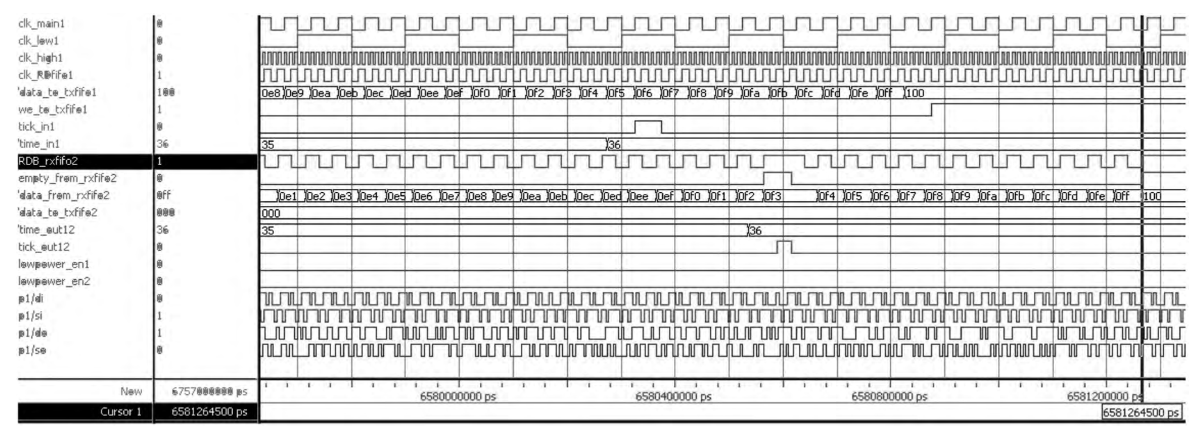


图 6　RMAP SpaceWire 路由器工作波形图

(下转第 114 页)

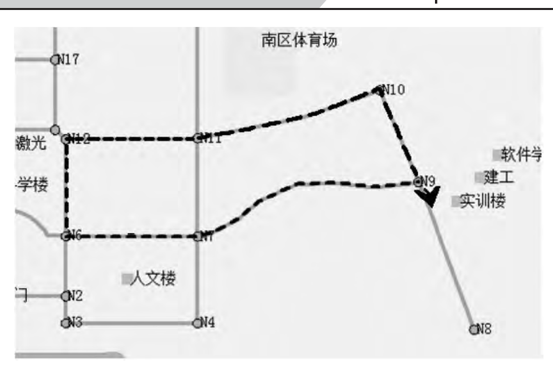


图9 采用视觉筛选法

4 结论

无人驾驶智能车行驶在城市道路上，其配备导航系统容易受到连续建筑物群遮挡，进而造成接收机接收到的GPS信号为NLOS传播方式，最终导致定位偏差甚至跳变的问题。本文提出的基于视觉筛选GPS信号的组合导航方法首先通过摄像头采集到的车体周围环境信息，处理得出周围建筑物与车体当前位置形成的遮挡角度，并与此时接收机接收到的GPS导航的卫星所处俯仰角进行对比，若建筑物的遮挡角度大于卫星的俯仰角，则建筑物遮挡了部分卫星信号，造成卫星信号非视距传播，导致定位精度下降，因此通过视觉模块对此类卫星信号进行剔除。将经过视觉模块筛选后的GPS卫星数据信息与惯导进行组合导航，从而最大限度降低由于建筑物群遮挡对车辆定位系统准确性造成的影响。实车实验表明，无人驾驶汽车采用本文提出的基于机器视觉筛选的组合导航系统，能在道路两侧存在连续建筑物遮挡的情况下，保证定位信息不发生跳变，与传统方法相比定位精度明显提高，满足了无人驾驶智能汽车在城市路况下导航需求，方法新颖且具有很高的工程实用价值。

参考文献

[1] 周建军.车辆自动导航定位与控制方法研究[D].北京：中国农业大学，2009.

[2] Sun Chuanwei，Liu Jingao.The design of low-pass filter based on megacore functions[C].2nd International Conference on Education Technology and Computer.2010，V1-24-V1-27.

[3] 邱茂林，马颂德，李毅.计算机视觉中摄像机定标综述[J].自动化学报，2000，26(1)：43-55.

[4] 杨少荣，吴迪靖，段德山.机器视觉算法与应用[M].北京：清华大学出版社，2008.

[5] 赵颖，孙群，王书茂.单目视觉导航智能车辆的自定位方法[J].计算机工程与设计，2008，29(9)：2372-2374.

[6] Jay A F，Tony D G，Matthew J B.Real-time differential carrier phase GPS-aided INS[J].IEEE Transactions on Control Systems Technology，2000，8(4)：709-720.

[7] 赵其杰，屠大维，高健，等.基于Kalman滤波的视觉预测目标跟踪及其应用[J].光学精密工程，2008(5)：937-942.

[8] 吴凤柱，何甬，焦旭，等.GPS/SINS紧组合导航系统信息融合技术研究[J].电子技术应用，2013(2)：67-69，73.

(收稿日期：2015-08-20)

作者简介：

段建民(1959-)，男，博士，教授，主要研究方向：汽车电子控制及智能化技术。

石慧(1990-)，通讯作者，女，硕士研究生，主要研究方向：多传感器融合技术，E-mail：603109545@qq.com。

战宇辰(1990-)，男，硕士研究生，主要研究方向：机器视觉。

(上接第110页)

和S信号能够精确跳变实现DS编解码功能。通过仿真波形可以看出，RMAP SpaceWire总线在工作时，能够进行连续大数据量的时间码与数据包收发，运行正常。数据发送的起始时间Tstart与接收完成时间Tend分别为40 μs和6 581 μs，可以得出传输速率为：

$$传输速率=\frac{传输总数据量}{传输耗费时间}=79.84\ \text{Mb/s}$$

由此可以看出，本设计基于RMAP这一先进的高层通信协议设计实现的SpaceWire总线平台能够完成数据包的路由通信，传输速率达到高速总线的使用需求。

参考文献

[1] WORSFOLD P.Evolution of the MARC SpaceWire and power disstribution architecture from concept to tested hardware[C].International SpaceWire Conference，2010.

[2] WALKER P.IEEE 1394 compared with SpaceWire.4Links Ltd.，Milton Keynes，2004.

[3] Asaf Baron.Benchmarking SpaceWire Networks[C].International SpaceWire Conference，2007.

[4] Philippe Fourtier.Simulation of a SpaceWire Network[C].International SpaceWire Conference，2010.

[5] WOLFRAM K D.A new radiation-hardened satellite on board LAN based on IEEE Std 1394，AIAA 2004-5869，2004.

[6] 杨志，李国军，李芳，等.SpaceWire星载网络通信协议设计[J].宇航学报，2012，33(2)：200-209.

[7] 田园，张杰.基于SpaceWire的链路状态算法研究与设计[J].计算机工程，2011，37(23)：113-115.

(收稿日期：2015-08-31)

作者简介：

闫梦婷(1989-)，通信作者，女，博士研究生，主要研究方向：星载电子系统、计算机应用技术，E-mail：yanmengting0101@163.com。

安军社(1969-)，男，博士，研究员，主要研究方向：星载电子系统、星载计算机系统。

龚泉铭(1990-)，男，博士研究生，主要研究方向：星载电子系统、计算机应用技术。